

# DIELECTRIC DISPLAY ELEMENT AND ITS MANUFACTURE

Patent number: JP5158015  
 Publication date: 1993-06-25  
 Inventor: AOKI KEIGO; ONUMA YOSHINAO  
 Applicant: SHARP KK  
 Classification:  
 - International: G02F1/133; G02F1/13; G02F1/1345; G02F1/136;  
 G02F1/1352; G02F1/1358; G02F1/13; (IPC1-7):  
 G02F1/133; G02F1/1345  
 - european: G02F1/1362A  
 Application number: JP19910318992 19911203  
 Priority number(s): JP19910318992 19911203

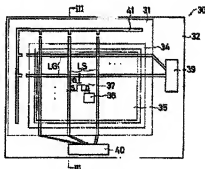
Also published as:

EP0545712 (A1)  
 US5327267 (A1)  
 EP0545712 (B1)

Report a data error here

## Abstract of JP5158015

**PURPOSE:** To provide the dielectric display element which prevents the entry of static electricity from an external conductor and its manufacture. **CONSTITUTION:** A liquid crystal display element 30 has a scanning-side electrode LG and a signal-side electrode LS, to which the gate (G) and source (S) electrodes of a TFT 37 are connected, on a lower glass which extends along the end parts of the electrodes LG and LS is formed at a constant interval outside the end parts of the electrodes LG and LS at sides where a scanning side IC 39 and a signal-side IC 40 are not mounted. Consequently, even when the liquid crystal display element 30 is touched with a conductor such as an operator's finger, neither of the electrodes LG and LS is affected by static electricity and the internal TFT 37 can be protected.



特開平5-158015

(43) 公開日 平成5年(1993)5月25日

(51) Int. Cl. <sup>3</sup>

G02F 1/133

1/1345

識別記号

7610-2K

9018-2K

F I

審査請求 未請求 請求項の数 2 (全7頁)

(21) 出願番号 特願平3-318992

(22) 出願日 平成3年(1991)12月3日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町12番12号

(72) 発明者 青木 雄吾

大阪府大阪市阿倍野区長池町12番22号

シャープ株式会社内

(72) 発明者 大沼 義直

大阪府大阪市阿倍野区長池町12番22号

シャープ株式会社内

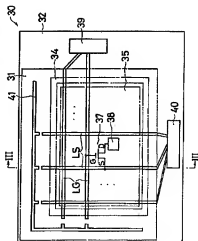
(74) 代理人 弁理士 西敏 圭一郎 (外1名)

(54) 【発明の名称】 誘電性表示素子およびその製造方法

(57) 【要約】

【目的】 外部の導電体からの静電気が侵入することを防止できる誘電性表示素子およびその製造方法を提供する。

【構成】 液晶表示素子30は、下側のガラス基板32上にTFT37のゲート(G)およびソース(S)電極が接続する走査用電極LGおよび信号側電極LSが形成されており、さらに走査側IC39および信号側IC40が実装されない辺における電極LGおよび電極LSの端部の外方には、一定の間隔をおいて電極LG、LSの端部に沿って延びる静電気除去用導電体41が形成されている。これによって、作業者の指などの導電体が、液晶表示素子30に触れたようなときでも、電極LG、LSは、静電気による影響を受けることはなく、内部のTFT37を保護することができる。



## 【特許請求の範囲】

【請求項1】 少なくとも一方が透光性を有する一対の基板間に誘電体が介在され、前記基板の表面には相互に対向する電極がそれぞれ形成され、少なくとも一方の前記電極は複数本設けられており、その複数本の電極の端部から外方に間隔をあけて、その電極の端部に沿って延びる静電気除去用導電体を設けたことを特徴とする誘電性表示素子。

【請求項2】 少なくとも一方が透光性を有する一対の基板間に誘電体が介在され、前記基板の表面には相互に対向する電極がそれぞれ形成され、少なくとも一方の前記電極は複数本設けられており、その複数本の電極の端部を透光性を有する基板上に形成されている導電体によって共通に接続し、

前記透光性を有する基板へレーザ光を照射して前記電極の各端部と前記導電体とを分離することを特徴とする誘電性表示素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、たとえば液晶表示素子などの誘電性表示素子の構造および製造方法に関する。

## 【0002】

【従来の技術】 従来から、導電体から成る電極間に絶縁体または誘電体あるいは半導体が介在される構造を有するたとえば液晶表示素子等の誘電性表示素子の製造工程中に、ラビング液などの配向処理によって静電気が発生し、この静電気が電極相互間に蓄積して電位差を生じさせ、放電や発熱が頻りに前述した絶縁体や半導体などを損傷させるという問題がある。

【0003】 特に近年では、薄膜トランジスタ（TFT）などの半導体が、表示電極などに選択的に電圧を印加するスイッチング素子として液晶表示素子に用いられており、前述した静電気に起因する発熱や放電によって、このようなスイッチング素子の特性のずれや破壊などが生じることがある。

【0004】 そこで、このような誘電性表示素子の製造工程中に発生する静電気によって起こる、絶縁体や半導体などの損傷を防止するための製造方法が、特許1163234号に開示されている。

【0005】 図7および図8は、上述した特許に従う液晶表示素子の製造方法を示す液晶表示素子1の斜視図である。液晶表示素子1は、対向する表面にそれぞれ電極が形成された一対のガラス基板2、3間に図示しない液晶が封止されて構成される。ガラス基板2、3の表面には、透明な表示電極やこの表示電極に選択的に電圧を印加するために、TFTなどのスイッチング素子が形成されている。これらの表示電極およびスイッチング素子にそれぞれ接続された配線4が、ガラス基板3上を四方に延びて接続用の端子が形成されている。

【0006】 このとき、表示電極や配線4と接続されて

導出された端子を共通に電気的に接続する短絡部分5を、表示電極などと同じ導電膜を用いてガラス基板3の周縁部に沿って形成する。このような配線4が全て共通に接続された短絡部分5を有するガラス基板3を用いて液晶表示素子1を製造することによって、たとえば液晶表示素子1がツイステッドネマティック型液晶表示素子とされる場合に、ガラス基板3表面に施されるラビング液による配向処理時に生じる静電気は、表示電極やスイッチング素子が全て短絡部分5によって接続されて同電位となっているために、特定の電極に蓄積されるようなことがない。

【0007】 これによって製造工程中に発生する静電気からTFTなどのスイッチング素子などを保護し、液晶表示素子1の完成時に、図8（1）に示すように短絡部分5を含むガラス基板3の周縁部をガラス基板3の厚み方向に亘って、たとえばダイヤモンドカッタなどの切削用具を用いて切断して各端子4を分離し、以後の工程に進む。また、図8（2）に示されるように、前述した短絡部分5を覆取することによって除去するようにしたものも知られている（特開平2-193112号公報参照）。

【0008】 短絡部分5の除去後、液晶表示素子1は、駆動用のドライバICを実装する工程においても、たとえば作業者の指や製造装置内の液晶表示素子1と接触する箇所などの導電体との間で静電気による電位差を生じることがある。このため、静電対策として、前述したような導電体と液晶表示素子1との間に電位差を生じないようにするため、人体あるいは装置アースを行ったり、また液晶表示素子1に生じた静電気を除去するため、プラスイオンおよびマイナスイオンを発生して静電気を除去する陰電プロブや陰電バーなどを設置している。

## 【0009】

【発明が解決しようとする課題】 前述したような短絡部分5の除去後における液晶表示素子1の静電気による影響は、作業者の指や生産装置などの導電体が作業ミス等によって、外部に露出状態となった配線4に接触したような場合に、この配線4から静電気が侵入することによって起こる。

【0010】 図9は、駆動用のドライバICをCOF（Chip On Film）方式によって実装する場合に、TCP（テープ キャリア パッケージ）10が短絡部分5除去後の液晶表示素子1に実装される状態を示す図であり、図10は、駆動用のドライバICが、COG（Chip On Glass）方式によって実装される場合を示す図である。また、図11は、液晶表示素子14の矢印17における断面図である。

【0011】 図9に示すように、たとえば画素数と実装密度との関係上、液晶表示素子1の4辺の全てにICが接続されるような場合には、外部に露出状態となる配線

4は、このTCP10が実装されることによって外部の導電体から保護される。

【0012】ところで、駆動用のドライバICである走査側IC15および信号側IC16をガラス基板3上に直接搭載するCOG方式の場合には、図10に示すように、短絡部分5をICを接続しない辺に形成する必要がある。この15、16を接続する辺に形成すると、多層配線を用いなければならず、工程数が増え、また歩留まりも下がるからである。このように形態の液晶表示素子14では、短絡部分5の除去後にIC15、16を接続した後においても、配線4は外部に露出したままの状態となっているため、この部分に導電体が接触するおそれがある。また、IC15、16を接続しない辺、すなわち図10の矢印17における辺において、図11に示すように、上下のガラス基板2および3の辺に沿うように短絡部分5を切断した状態であっても、配線4の矢印4a部分は、外部に露出した状態となっているため、同様の問題点がある。

【0013】したがって本発明の目的は、外部から導電体が接触したときでも、配線から静電気が侵入することを防止できる誘電性表示素子およびその製造方法を提供することである。

【0014】

【課題を解決するための手段】本発明は、少なくとも一方が透光性を有する一方の基板間に誘電体を介在させ、前記基板の表面には相互に対向する電極がそれぞれ形成され、少なくとも一方の前記電極は複数本設けられており、その複数本の電極の端部から外方に間隔をあけて、その電極の端部に沿って延びる静電気除去用導電体を設けたことを特徴とする誘電性表示素子である。

【0015】また本発明は、少なくとも一方が透光性を有する一方の基板間に誘電体を介在させ、前記基板の表面には相互に対向する電極がそれぞれ形成され、少なくとも一方の前記電極は複数本設けられており、その複数本の電極の端部を透光性を有する基板上に形成されている導電体によって共通に接続し、前記透光性を有する基板へレーザ光を照射して前記電極の各端部と前記導電体とを分断することを特徴とする誘電性表示素子の製造方法である。

【0016】

【作用】本発明に従えば、少なくとも一方が透光性を有する一方の基板間に誘電体を介在させ、さらにこれらの基板の表面に相互に対向する電極を形成する。このうち少なくとも一方の電極を複数本設け、それぞれの電極の端部から外方に間隔をあけて、それぞれの電極の端部に沿って延びる静電気除去用導電体を設ける。これによって、誘電性表示素子の電極の端部は、この静電気除去用導電体によって静電気シールドされた状態となり、外部の導電体による静電気の影響を受けることがない。

【0017】また本発明に従えば、少なくとも一方が透

光性を有する一方の基板間に誘電体を介在させ、さらにこれらの基板の表面に相互に対向する電極を形成する。このうち少なくとも一方の電極を複数本設け、それぞれの電極の端部を透光性を有する基板上に形成されている導電体によって共通に接続する。この共通に接続された導電体によって、たとえば配向膜のラビング処理時に発生する静電気による影響が防げる。その後、この透光性を有する基板へレーザ光を照射し、共通に接続してあった電極の各端部と導電体とを分断する。これによって、基板は露付くことなく電極の外方に残ったままの状態となるため、誘電性表示素子の電極の端部に、外部の導電体が直接に接触するといったことがなく、また、分断された導電体によって、電極は静電気シールドされた状態となり、静電気による影響を受けることがない。

【0018】

【実施例】図1は本発明の一実施例であるアクティブマトリクス型液晶表示素子（以下、単に液晶表示素子という）30の電極部分の構造を示す拡大平面図であり、図2は液晶表示素子30の全体構成を示す平面図であり、図3は図2における切断面線I—Iから見た断面図である。

【0019】液晶表示素子30は、対向する表面にそれぞれ電極が形成された一方のガラス基板31、32間に液晶33を注入し、接着剤34で封止して構成される。上側のガラス基板31には、ほぼ全面に共通電極35が形成されており、下側のガラス基板32には互いに直交するように配置された走査側電極LG（以下、単に電極LGという）および信号側電極LS（以下、単に電極LSという）が絶縁膜36を介して形成されており、さらに、これらの電極LG、LSの交点に薄膜トランジスタ（TFT）37と、図素電極38とが配置されている。TFT37は、図素電極38に選択的に電圧を印加するスイッチング素子である。

【0020】また、走査側IC39および信号側IC40が、COG方式によってガラス基板32上に実装されており、それぞれ電極LGおよび電極LSを駆動する。走査側IC39および信号側IC40からの走査線およびデータ線の信号は、それぞれTFT37のゲート（G）、ソース（S）に印加され、電極38のオン・オフ制御を行う。

【0021】また、走査側IC39および信号側IC40を実装しない辺におけるガラス基板32上には、電極LGおよび電極LSの各端部から外方に間隔をあけて電極LG、LSの端部に沿って延びる静電気除去用導電体41が、ガラス基板32の端部から長さdだけ内側に形成されている。この静電気除去用導電体41は、ガラス基板32上に電極LG、LSを形成すると同時に形成されるものであり、後述する製造方法によって電極LG、LSから分断されるものである。図1においては、右上がりのハッチングで表した静電気除去用導電体41

が、同じく右上りのハッチングで表した電極L、L Sのそれぞれの端部に沿って形成されていることを示す。

【0022】なお、静電気除去用導電体41は、ガラス基板32上に電極L Gおよび電極L Sやスイッチング素子を形成する際に、スパッタ法やエレクトロロンビーム法で形成し、ホトリソグラフィ法でたとえばTa（タンタル）から成る金属薄膜にパターニング形成する。このように、静電気除去用導電体41の形成は、TFT 37のゲート電極を形成する際と同時に行うことができる。

【0023】このような電極L Gおよび電極L Sの端部から外方に間隔をあけて、その電極の端部に沿って静電気除去用導電体41が形成されていることによって、たとえば液晶表示素子30の製造工程中に作業者の指などの導電体が液晶表示素子30に接触したようなときでも、電極L G、L Sの各端部は、静電気除去用導電体41によって静電気シールドされた状態となる。これによって、外部の導電体からの静電気からTFT 37を保護することができる。

【0024】次に、前述した静電気除去用導電体41を有する液晶表示素子30の製造方法について、図4、図5、図6を用いて説明する。図4は静電気除去用導電体41の形成前の電極部分の構造を示す拡大平面図であり、図5はこのときの液晶表示素子30の外観斜視図であり、図6は液晶表示素子30の短絡部分51をレーザ光線55によって分析する方法を説明するための図である。

【0025】図4において、下側のガラス基板32上の定着剤IC 39および導電層IC 40が実装されない辺には、右上りのハッチングで表したTaから成る電極L G、L Sの各端部を共通に接続する短絡部分51を、この電極L G、L Sを形成するときに同時に形成する。この短絡部分51は、従来の技術で述べたように、配向処理などによって発生する静電気が電極L Gあるいは電極L Sの相互の電極間に蓄積しないようにするために設けられる。その後、図5に示すように、上側のガラス基板31を貼合させて液晶表示素子30を組立てる。ここでは、液晶表示素子30の矢印52および矢印53の辺に、短絡部分51が形成されている。

【0026】液晶表示素子30の組立後においては、短絡部分51は不要となるため、図6に示すようにレーザ光線54からのレーザ光線55を下側のガラス基板32へ照射し、電極L Gおよび電極L Sの各端部と短絡部分51とを分析する。レーザ光線55は、図4において、矢印56で示される位置すなわち右下りのハッチングで表される接着剤34よりも外側で、右上りのハッチングで表される短絡部分51よりも内側の位置に照射される。電極L Gあるいは電極L Sが短絡部分51と分析される。

【0027】このときのレーザ光線55としては、本実

施例のように電極L Gおよび電極L SがTa、幅50  $\mu$  m、厚み3000 Åの場合、波長351 nmのXe Fエキシマレーザをエネルギー密度5 J/cm<sup>2</sup>以下で、15 nsec照射することによってガラス基板32およびガラス基板31を傷付けたりすることなく、電極L Gおよび電極L Sを切断することができる。電極L G、L SがTa以外の金属である場合も同様の設定条件で切断できる。

【0028】このように、レーザ光線55によって、短絡部分51の切断を液晶表示素子30の内側で行うため、図1に示すように、電極L G、L Sの各端部の外方には、一定の間隔をおいて静電気除去用導電体41が形成されるとともに、電極L G、L Sの外方に上下のガラス基板31、32が設けられた構造となる。

【0029】これによって、外部からのたとえば作業者の指などの導電体が、電極L Gおよび電極L Sに直接触れることがなく、このような導電体による静電気による影響がなくなる。また、残された静電気除去用導電体41によって電極L G、L Sは静電気シールドされた状態となり、外部の静電気による悪影響から保護することができる。

【0030】本実施例では、透過型液晶表示素子に関して説明したけれども、反射型であってもよく、また単純マトリクス型であってもよい。また、液晶表示素子に限らず、静電気に弱い表示素子に関して広く実施することができる。

#### 【0031】

【発明の効果】以上のように本発明によれば、外部からのたとえば作業者の指や製造装置内の接触部分などの導電体が、誘電性表示素子に接触したようなときでも、電極端部は、静電気除去用導電体によって保護されるため、このような導電体の接触によって外部から静電気が侵入することをなくすることができる。

【0032】さらに本発明によれば、誘電性表示素子の製造工程中に発生する静電気が、電極間に蓄積することを防止するために形成した、各電極を共通に接続する導電体すなわち短絡部分を、各電極からレーザ光線によって分析するため、上下の基板は傷付くことはない。

【0033】これによって、従来のように、上下の基板と短絡部分を除去してしまう場合に比べて、電極の外方には基板がそのまま残った状態となり、たとえば作業者の指等の導電体が直接電極に接触するといったことがないため、このような導電体の接触による静電気による影響をなくすることができる。また、電極から分析された短絡部分は、分析された後においても外部からの静電気から電極を保護するため、短絡部分除去後の工程においても静電気による悪影響をなくすることができる。

#### 【図面の簡単な説明】

【図1】本発明の一実施例であるアクティブマトリクス型液晶表示素子30の電極部分の構造を示す拡大平面図

である。

【図 2】液晶表示素子 30 の全体構成を示す平面図である。

【図 3】図 2 の切斷面線 I-I' から見た斷面図である。

【図 4】静電気除去用導電体 41 形成前の電極部分の構造を示す拡大平面図である。

【図 5】液晶表示素子 30 の組立後の外観斜視図である。

【図 6】液晶表示素子 30 の短絡部分 51 をレーザ光線 55 によって分断する方法を説明する図である。

【図 7】短絡部分 51 が形成された液晶表示素子 1 の外観斜視図である。

【図 8】短絡部分 51 を除去したことを示す図である。

【図 9】駆動用のドライバ IC を COF 方式によって実装することを示す図である。

【図 10】駆動用のドライバ IC を COG 方式によって実装することを示す図である。

【図 11】図 10 の矢印 17 側における液晶表示素子 1

の斷面図である。

【符号の説明】

30 液晶表示素子

31, 32 ガラス基板

33 液晶

34 接合剤

35 共通電極

36 絶縁膜

37 TFT

38 画素電極

39 走査側 IC

40 信号側 IC

41 静電気除去用導電体

51 短絡部分

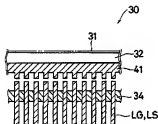
54 レーザ光線

55 レーザ光線

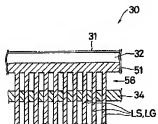
LG 走査側電極

LS 信号側電極

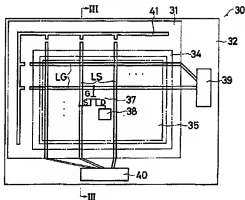
【図 1】



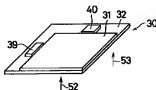
【図 4】



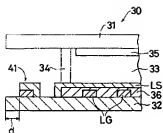
【図 2】



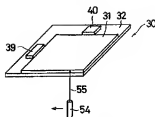
【図 5】



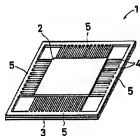
【図3】



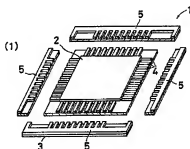
【図6】



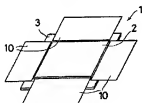
【図7】



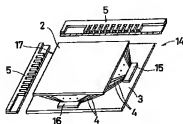
【図8】



【図9】



【図10】



( 7 )

特開平5-158015

【図11】

